

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-195826

(43)Date of publication of application : 14.07.2000

(51)Int.Cl.

H01L 21/301

(21)Application number : 2000-025469

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 23.07.1997

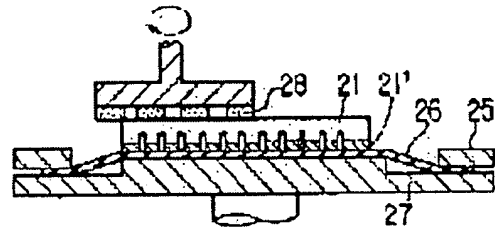
(72)Inventor : TAKU SHINYA  
YAJIMA KOICHI  
TOKUBUCHI KEISUKE  
SASAKI SHIGEO

## (54) METHOD OF DIVIDING WAFER AND MANUFACTURE OF SEMICONDUCTOR DEVICE

### (57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for dividing a wafer and a method for manufacturing a semiconductor device in which chipping is prevented at dicing.

SOLUTION: Along a dicing line arranged in lattice-like manner on a wafer 21 on which a semiconductor element is formed, a groove deeper than the thickness of a completed chip is formed from a semiconductor-element-formed surface side, and a holding sheet 26 is stuck on the semiconductor-element-formed surface 21' in the wafer, and the rear surface of the wafer is ground to the thickness of the completed chip while both a grinding wheel 28 and the wafer are rotated, to divide the wafer into individual chips. Since the wafer is divided into individual chips by grinding the rear surface of the wafer, chipping at dicing is suppressed compared with conventional methods in which external force is applied for dividing, after dicing in a half cutting method, or cutting the sheet in full cutting method.



**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-195826  
(P2000-195826A)

(43) 公開日 平成12年7月14日 (2000.7.14)

(51) Int.Cl.<sup>7</sup>  
H 0 1 L 21/301

識別記号

F I  
H 0 1 L 21/78

テームコード (参考)

Q

審査請求 有 請求項の数18 O L (全 16 頁)

(21) 出願番号 特願2000-25469(P2000-25469)  
(62) 分割の表示 特願平9-197291の分割  
(22) 出願日 平成9年7月23日 (1997.7.23)

(71) 出願人 000003078  
株式会社東芝  
神奈川県川崎市幸区堀川町72番地  
(72) 発明者 田久 真也  
神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝多摩川工場内  
(72) 発明者 矢嶋 興一  
神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝多摩川工場内  
(74) 代理人 100058479  
弁理士 鈴江 武彦 (外6名)

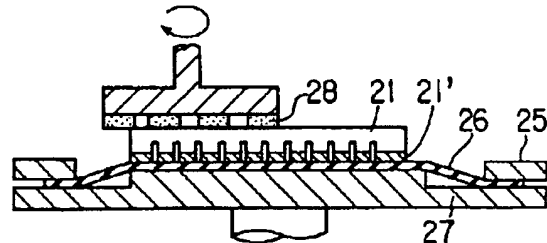
最終頁に続く

(54) 【発明の名称】 ウェーハの分割方法及び半導体装置の製造方法

(57) 【要約】

【課題】ダイシング時におけるチッピングを防止できるウェーハの分割方法及び半導体装置の製造方法を提供することを目的としている。

【解決手段】半導体素子が形成されたウェーハ21上に格子状に配置されたダイシングラインに沿って上記半導体素子の形成面側から完成時のチップの厚さよりも深い溝22を形成し、上記ウェーハにおける半導体素子の形成面21'上に保持用のシート26を貼り付け、研削用砥石28とウェーハの両方を回転させながら、上記ウェーハの裏面を完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する特徴としている。ウェーハの裏面を研削することによってウェーハを個々のチップに分離するので、ハーフカット法でダイシングした後、外力を加えて分割する方法やフルカット法でシートまで切り込んで切断し、分離する従来の方法に比してダイシングの際のチッピングを抑制できる。



## 【特許請求の範囲】

【請求項1】 半導体素子が形成されたウェーハのダイシングラインに沿って、前記半導体素子の形成面側から完成時のチップの厚さよりも深い溝を形成する工程と、前記ウェーハにおける半導体素子の形成面上に保持部材を取り付ける工程と、

研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程とを具備することを特徴とするウェーハの分割方法。

【請求項2】 半導体素子が形成されたウェーハのダイシングラインに沿って、前記半導体素子の形成面側から完成時のチップの厚さよりも深い溝を形成する工程と、前記ウェーハにおける半導体素子の形成面上に保持部材を取り付ける工程と、

研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程とを具備し、前記完成時のチップの厚さは、 $290\mu\text{m}$ 以下であることを特徴とするウェーハの分割方法。

【請求項3】 前記溝の深さは、前記完成時のチップの厚さよりも少なくとも $5\mu\text{m}$ 深いことを特徴とする請求項1または2に記載のウェーハの分割方法。

【請求項4】 前記研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程は、前記研削用砥石を前記ウェーハに押圧した状態で、前記研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離するものであることを特徴とする請求項1乃至3いずれか1つの項に記載のウェーハの分割方法。

【請求項5】 前記保持部材は、ワックス、吸着パッド、熱圧着シート、粘着材を塗布した基板、及び前記半導体素子上に塗布したレジストの中から選択された少なくともいずれか1つの材料であることを特徴とする請求項1乃至4いずれか1つの項に記載のウェーハの分割方法。

【請求項6】 半導体素子が形成されたウェーハのダイシングラインに沿って、前記半導体素子の形成面側から完成時のチップの厚さよりも深い溝を形成する工程と、前記ウェーハにおける半導体素子の形成面上に粘着性のシートからなる保持部材を貼り付ける工程と、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程とを具備することを特徴とするウェーハの分割方法。

【請求項7】 前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程は、研削用砥石と前記ウェーハとの両方を回転さ

せながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離するものであることを特徴とする請求項6に記載のウェーハの分割方法。

【請求項8】 前記研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程は、前記研削用砥石を前記ウェーハに押圧した状態で、前記研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離するものであることを特徴とする請求項7に記載のウェーハの分割方法。

【請求項9】 前記ウェーハにおける半導体素子の形成面上に粘着性のシートからなる保持部材を貼り付ける工程は、前記ウェーハにおける半導体素子の形成面上に、極薄のフィルムを介在させた状態で粘着性のシートからなる保持部材を貼り付けるものであることを特徴とする請求項6乃至8いずれか1つの項に記載のウェーハの分割方法。

【請求項10】 前記極薄のフィルムは、前記ウェーハにおける半導体素子の形成面上に形成した被膜であることを特徴とする請求項9に記載のウェーハの分割方法。

【請求項11】 ウェーハの主表面に半導体素子を形成する工程と、

ダイシングラインに沿って前記ウェーハの主表面側から完成時のチップの厚さよりも深い溝を形成する工程と、前記ウェーハにおける半導体素子の形成面上に粘着性のシートからなる保持部材を貼り付ける工程と、

研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程と、分離した各チップを前記粘着性のシートから剥離して外囲器に封止する工程とを具備することを特徴とする半導体装置の製造方法。

【請求項12】 ウェーハの主表面に半導体素子を形成する工程と、

半導体素子が形成されたウェーハのダイシングラインに沿って、前記半導体素子の形成面側から完成時のチップの厚さよりも深い溝を形成する工程と、

前記ウェーハにおける半導体素子の形成面上に粘着性のシートからなる保持部材を貼り付ける工程と、

研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程と、分離した各チップを前記粘着性のシートから剥離して外囲器に封止する工程とを具備し、

前記完成時のチップの厚さは、 $290\mu\text{m}$ 以下であることを特徴とする半導体装置の製造方法。

【請求項13】 前記溝の深さは、前記完成時のチップ

の厚さよりも少なくとも $5\mu\text{m}$ 深いことを特徴とする請求項11または12に記載の半導体装置の製造方法。

【請求項14】 前記研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程は、前記研削用砥石を前記ウェーハに押圧した状態で、前記研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離するものであることを特徴とする請求項11乃至13いずれか1つの項に記載の半導体装置の製造方法。

【請求項15】 前記粘着性のシートは、粘着材付きテープまたは熱圧着シートであることを特徴とする請求項11乃至14いずれか1つの項に記載の半導体装置の製造方法。

【請求項16】 前記分離した各チップを前記粘着性のシートから剥離して外囲器に封止する工程は、前記粘着性のシートから剥離したチップをリードフレームのアイランドにマウントし、前記リードフレームのインナーリード部と前記チップの各パッドとをワイヤボンディングした後、外囲器に封止するものであることを特徴とする請求項11乃至15いずれか1つの項に記載の半導体装置の製造方法。

【請求項17】 前記分離した各チップを前記粘着性のシートから剥離して外囲器に封止する工程は、前記粘着性のシートから剥離したチップの主表面上にリードの一端を接着し、前記リードと前記チップの各パッドとをワイヤボンディングした後、外囲器に封止するものであることを特徴とする請求項11乃至15いずれか1つの項に記載の半導体装置の製造方法。

【請求項18】 前記分離した各チップを前記粘着性のシートから剥離して外囲器に封止する工程は、前記チップの主表面とリードとの間に接着テープを介在させてリードの一端を接着する工程を更に備え、前記接着テープは、前記ウェーハの裏面の研削工程で発生するシリコン屑よりも厚いことを特徴とする請求項11乃至15いずれか1つの項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明はウェーハの分割方法及び半導体装置の製造方法に関するもので、特に、ウェーハ上に形成された半導体素子を個々のチップに切断分離し、外囲器に封止する工程に係り、外囲器の小型薄厚化やウェーハの大口径化時に好適なものである。

【0002】

【従来の技術】半導体装置の製造工程は、ウェーハ（半導体基板）上に種々の半導体素子のパターンを形成する工程と、ウェーハ上に形成された半導体素子を個々のチップに切断分離し、外囲器に封止する工程とに大別できる。近年、製造コストの低減を図るためにウェーハの大

口径化が推進されるとともに、実装密度を高めるために外囲器の小型薄厚化が望まれている。従来は、薄厚化した外囲器に封止するために、ウェーハを個々のチップに切断分離するのに先立って、ウェーハのパターン形成面（主表面）の反対側の面（ウェーハの裏面）を砥石による研削及び遊離砥粒による研磨等により除去して薄くし、その後ダイシングして切断分離している。研削時には、ウェーハのパターン形成面に粘着性のシートを貼り付けたり、レジスト等を塗布することによって保護している。この後、上記ウェーハの主表面に形成された切断分離（ダイシング）ライン領域に溝を形成する。この溝を形成する際には、ダイヤモンドスクライバー、ダイヤモンドブレード、あるいはレーザースクライバー等を用いている。上記ダイシング工程には、ウェーハ単体でこのウェーハの厚さの $1/2$ までダイシングまたはウェーハが $30\mu\text{m}$ 程度残る状態までダイシングを行うハーフカット法、ウェーハの裏面に粘着性のシートを貼り付けて同様にダイシングするハーフカット法、粘着性のシートを $20\sim 30\mu\text{m}$ 程度まで切り込み、ウェーハ厚全てを切断するフルカット法等が用いられる。上記ハーフカット法は、分割作業が必要とされ、ウェーハ単体の場合にはウェーハを柔軟性のあるフィルム等に挟み、ローラー等で外力を加えて分割する。シートに貼り付けた場合には、テープ越しにローラーその他で外力を加え分割する。分割されたチップは、ダイボンディング装置に設けられているピックアップニードルによってシート裏面を突き上げ、このシートを貫通してチップ裏面にニードル（針）を直接接触させ、更に持ち上げてチップをシートから引き離す。引き離されたチップは、コレットと呼ばれるツールでチップ表面を吸着し、リードフレームのアイランドにマウントした後、ワイヤボンディングを行ってチップの各パッドとリードフレームのインナーリード部とを電気的に接続し、外囲器に封止している。上記チップのアイランドへのマウント方法としては、アイランドへ導電性ペーストを予め塗布しておく方法、金-シリコンの共晶を利用してマウントする方法、及びウェーハの裏面に金属の薄膜を蒸着し、半田を用いてマウントする方法等がある。

【0003】図17ないし図23はそれぞれ、上述したような従来のウェーハの分割方法及び半導体装置の製造方法の詳細な例について説明するためのもので、図17はウェーハの表面保護テープを貼り付ける工程、図18はウェーハの裏面の研削及び研磨工程、図19は表面保護テープを剥がす工程、図20(a)、(b)はウェーハを固定用シートに固着する工程、図21はウェーハのダイシング工程、図22は分離したチップをピックアップする工程、及び図23はダイボンディング工程をそれぞれ示している。

【0004】図17ないし図23において、1は各種の半導体素子が形成されたウェーハ、1'はパターン形成

面(ウェーハ1の主表面)、2はポーラスチャックテーブル、3はパターン形成面の保護テープ、4は貼り付けローラー、5は裏面研削用のチャックテーブル、6は研削用砥石、7は保護テープ3を剥がすためのテープ、8はフラットリング、9はウェーハの固定用シート、10はダイシング用チャックテーブル、11はダイシング用ブレード、12は切断分離後のチップ、13はピックアップニードル、14はリードフレームのアイランド、15は導電性ペースト等のダイボンディング用接着剤である。

【0005】まず、図17に示すように、ウェーハ1の裏面をポーラスチャックテーブル2上に固定し、貼り付けローラー4を回転させながら図示矢印方向に移動させて、保護テープ3をウェーハ1のパターン形成面1'に貼り付ける。次に、図18に示すように、上記保護テープ3を貼り付けたパターン形成面1'を下にしてチャックテーブル5に固定し、ウェーハ1の裏面を研削用砥石6で所定の厚さ(完成時の最終的なチップ厚)まで研削及び研磨する。その後、図19に示すように、保護テープ3に保護テープを剥がすためのテープ7を貼り付け、パターン形成面1'から保護テープ3を剥離する。次に、図20(a)に示すようなフラットリング8をウェーハの固定用シート9に固着してシート9の弛みや皺などの発生を防止した状態で、図20(b)に示す如くフラットリング8の開口内のシート9上にチップ1を固着する。そして、上記チップ1を固着したシート9とフラットリング8をダイシング用のチャックテーブル10に固定し、ダイシング用ブレード11でダイシング(フルカット)し、個々のチップ12に切断分離する(図21参照)。次に、図22に示すようにシート9の下方からピックアップニードル13をシート9を貫通させてチップ12の裏面に当てて上方に押圧することにより個々のチップ12をシート9から剥離し、図23に示すようにリードフレームのアイランド14に導電性ペースト等のダイボンディング用接着剤を用いてマウントする。その後、図示しないがリードフレームのインナーリード部とチップ12の各パッドとをワイヤボンディングし、樹脂製やセラミック製の外囲器に封止して半導体装置を完成する。

【0006】しかしながら、上記のようなウェーハの分割方法及び半導体装置の製造方法では、下記(a)～(c)に示すような問題がある。

【0007】(a) 薄厚研削時にウェーハが割れ易い。保護テープを貼り付けて研削を行っても、研削時の歪みによりウェーハが反ってしまい、このために研削装置内での搬送時に引っ掛かったりして破損する。また、ウェーハが薄くなったり大口径化されるに従いウェーハの強度が低下するため、現状のようにウェーハを薄くした後、ウェーハ単体を搬送して種々の処理を施す方法では破損する確率が高くなる。例えば、ウェーハが400μ

mの厚さでは1.6Kgf/mm<sup>2</sup>程度まで耐えられるが、厚さが200μmになると0.4Kgf/mm<sup>2</sup>と1/4にまで低下する。

【0008】(b) パターン形成面の保護とダイシング時のウェーハ保持用として二枚のシートを使用するため、これらの貼り付け、剥離、貼り付けと工程がそれぞれ必要となり、材料費が高くなり製造工程も増加する。

【0009】(c) ダイシングを行った場合、ウェーハの裏面側のチッピングが大きくなり、チップの抗折強度の低下を招く。しかも、従来は種々の特性モニター用のトランジスタ、抵抗、コンデンサー等(これらをTEG: Test Element Groupと称する)をチップ内に配置していたが、高集積化を図るためにダイシングライン上に配置されるようになった。周知の通り、これらの素子は酸化膜、アルミニウム等で構成されており、ダイヤモンドブレードを用いてダイシングを行う際に、砥石の目詰まりを起こし易く、切れ味を阻害する材料である。このため、ダイシングライン上にTEGが配置されている場合には、ウェーハの裏面側のチッピングが更に大きくなる。一般に半導体基板として使用されている材料はシリコンやGaAs等の脆性材であるために、クラック等が存在すると抗折強度の低下を招きやすい。

【0010】

【発明が解決しようとする課題】上記のように従来のウェーハの分割方法及び半導体装置の製造方法は、薄厚研削時や搬送時にウェーハが割れやすいという問題があった。また、パターン形成面の保護とウェーハの保持のために二枚のシートを必要とするため、材料費が高くなり製造工程も増加するという問題があった。更に、ダイシングを行った場合、ウェーハの裏面側のチッピングが大きくなり、チップの抗折応力の低下を招くという問題があった。

【0011】この発明は上記のような事情に鑑みてなされたもので、その目的とするところは、薄厚研削時や搬送時のウェーハの割れを抑制できるウェーハの分割方法及び半導体装置の製造方法を提供することにある。

【0012】また、この発明の他の目的は、製造工程とコストの削減が図れるウェーハの分割方法及び半導体装置の製造方法を提供することにある。

【0013】この発明の更に他の目的は、ウェーハの裏面側のチッピングを小さくでき、チップの抗折応力の低下を抑制できるウェーハの分割方法及び半導体装置の製造方法を提供することにある。

【0014】

【課題を解決するための手段】この発明の請求項1に記載したウェーハの分割方法は、半導体素子が形成されたウェーハのダイシングラインに沿って、前記半導体素子の形成面側から完成時のチップの厚さよりも深い溝を形成する工程と、前記ウェーハにおける半導体素子の形成

面上に保持部材を取り付ける工程と、研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程とを具備することを特徴としている。

【0015】また、この発明の請求項2に記載したウェーハの分割方法は、半導体素子が形成されたウェーハのダイシングラインに沿って、前記半導体素子の形成面側から完成時のチップの厚さよりも深い溝を形成する工程と、前記ウェーハにおける半導体素子の形成面上に保持部材を取り付ける工程と、研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程とを具備し、前記完成時のチップの厚さは、 $290\mu\text{m}$ 以下であることを特徴としている。

【0016】請求項3に示すように、請求項1または2に記載のウェーハの分割方法において、前記溝の深さは、前記完成時のチップの厚さよりも少なくとも $5\mu\text{m}$ 深いことを特徴とする。

【0017】請求項4に示すように、請求項1乃至3いづれか1つの項に記載のウェーハの分割方法において、前記研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程は、前記研削用砥石を前記ウェーハに押圧した状態で、前記研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離するものであることを特徴とする。

【0018】請求項5に示すように、請求項1乃至4いづれか1つの項に記載のウェーハの分割方法において、前記保持部材は、ワックス、吸着パッド、熱圧着シート、粘着材を塗布した基板、及び前記半導体素子上に塗布したレジストの中から選択された少なくともいづれか1つの材料であることを特徴とする。

【0019】更に、この発明の請求項6に記載したウェーハの分割方法は、半導体素子が形成されたウェーハのダイシングラインに沿って、前記半導体素子の形成面側から完成時のチップの厚さよりも深い溝を形成する工程と、前記ウェーハにおける半導体素子の形成面上に粘着性のシートからなる保持部材を貼り付ける工程と、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程とを具備することを特徴としている。

【0020】請求項7に示すように、請求項6に記載のウェーハの分割方法において、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程は、研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチッ

プに分離するものであることを特徴とする。

【0021】請求項8に示すように、請求項7に記載のウェーハの分割方法において、前記研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程は、前記研削用砥石を前記ウェーハに押圧した状態で、前記研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離するものであることを特徴とする。

【0022】請求項9に示すように、請求項6乃至8いづれか1つの項に記載のウェーハの分割方法において、前記ウェーハにおける半導体素子の形成面上に粘着性のシートからなる保持部材を貼り付ける工程は、前記ウェーハにおける半導体素子の形成面上に、極薄のフィルムを介在させた状態で粘着性のシートからなる保持部材を貼り付けるものであることを特徴とする。

【0023】請求項10に示すように、請求項9に記載のウェーハの分割方法において、前記極薄のフィルムは、前記ウェーハにおける半導体素子の形成面上に形成した被膜であることを特徴とする。

【0024】この発明の請求項11に記載した半導体装置の製造方法は、ウェーハの主表面に半導体素子を形成する工程と、ダイシングラインに沿って前記ウェーハの主表面側から完成時のチップの厚さよりも深い溝を形成する工程と、前記ウェーハにおける半導体素子の形成面上に粘着性のシートからなる保持部材を貼り付ける工程と、研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程と、分離した各チップを前記粘着性のシートから剥離して外囲器に封止する工程とを具備することを特徴としている。

【0025】また、この発明の請求項12に記載した半導体装置の製造方法は、ウェーハの主表面に半導体素子を形成する工程と、半導体素子が形成されたウェーハのダイシングラインに沿って、前記半導体素子の形成面側から完成時のチップの厚さよりも深い溝を形成する工程と、前記ウェーハにおける半導体素子の形成面上に粘着性のシートからなる保持部材を貼り付ける工程と、研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程と、分離した各チップを前記粘着性のシートから剥離して外囲器に封止する工程とを具備し、前記完成時のチップの厚さは、 $290\mu\text{m}$ 以下であることを特徴としている。

【0026】請求項13に示すように、請求項11または12に記載の半導体装置の製造方法において、前記溝の深さは、前記完成時のチップの厚さよりも少なくとも $5\mu\text{m}$ 深いことを特徴とする。

【0027】請求項14に示すように、請求項11乃至13いずれか1つの項に記載の半導体装置の製造方法において、前記研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離する工程は、前記研削用砥石を前記ウェーハに押圧した状態で、前記研削用砥石と前記ウェーハとの両方を回転させながら、前記ウェーハの裏面を前記完成時のチップの厚さまで研削し、ウェーハを個々のチップに分離するものであることを特徴とする。

【0028】請求項15に示すように、請求項11乃至14いずれか1つの項に記載の半導体装置の製造方法において、前記粘着性のシートは、粘着材付きテープまたは熱圧着シートであることを特徴とする。

【0029】請求項16に示すように、請求項11乃至15いずれか1つの項に記載の半導体装置の製造方法において、前記分離した各チップを前記粘着性のシートから剥離して外囲器に封止する工程は、前記粘着性のシートから剥離したチップをリードフレームのアイランドにマウントし、前記リードフレームのインナーリード部と前記チップの各パッドとをワイヤボンディングした後、外囲器に封止するものであることを特徴とする。

【0030】請求項17に示すように、請求項11乃至15いずれか1つの項に記載の半導体装置の製造方法において、前記分離した各チップを前記粘着性のシートから剥離して外囲器に封止する工程は、前記粘着性のシートから剥離したチップの主表面上にリードの一端を接着し、前記リードと前記チップの各パッドとをワイヤボンディングした後、外囲器に封止するものであることを特徴とする。

【0031】請求項18に示すように、請求項11乃至15いずれか1つの項に記載の半導体装置の製造方法において、前記分離した各チップを前記粘着性のシートから剥離して外囲器に封止する工程は、前記チップの主表面とリードとの間に接着テープを介在させてリードの一端を接着する工程を更に備え、前記接着テープは、前記ウェーハの裏面の研削工程で発生するシリコン屑よりも厚いことを特徴とする。

【0032】請求項1、2及び6のようなウェーハの分割方法によれば、ウェーハの素子形成面側から完成時のチップの厚さよりも深い溝を形成し、このウェーハの裏面を上記完成時のチップの厚さまで研削及び研磨することによってウェーハを個々のチップに分離するので、ダイシングの際のチッピングを抑制できる。

【0033】また、請求項3に記載したように、溝の深さを完成時のチップの厚さよりも少なくとも5 $\mu$ m深くすれば、ウェーハの裏面を研削及び研磨して個々のチップに分離する際、ダイシングによって形成された切断面と研削及び研磨によって形成された研磨面とが交わる部分にチッピングが発生しても、この領域を研削及び研磨

によって除去できる。

【0034】請求項4及び8に記載したように、ウェーハを個々のチップに分離する際、研削用砥石をウェーハに押圧した状態で、研削用砥石とウェーハとの両方を回転させながら、ウェーハの裏面を完成時のチップの厚さまで研削すれば、ウェーハを個々のチップに分離する工程と、ウェーハを研削して薄くする工程とを1つの連続した工程で実現できる。

【0035】請求項5に記載したように、保持部材としては、粘着材付きテープ、ワックス、吸着パッド、熱圧着シート、粘着材を塗布した基板、及び半導体素子上に塗布したレジスト等の材料を用いることができる。

【0036】請求項7または8に記載したように、スルーフィード研削またはクリープフィード研削によって、ウェーハを個々のチップに分離すると同時に、チップ厚を完成時の厚さに設定できる。

【0037】請求項9に記載したように、ウェーハにおける半導体素子の形成面上に粘着性のシートからなる保持部材を貼り付ける際、半導体素子の形成面上に極薄のフィルムを介在させても良い。

【0038】請求項10に示すように、極薄のフィルムとしては、ウェーハにおける半導体素子の形成面上に形成した被膜を用いることができる。

【0039】請求項11及び12のような半導体装置の製造方法によれば、ウェーハ上に形成された半導体素子を個々のチップ毎に切断分離して外囲器に封止する工程は、ダイシング（ハーフカット）、ウェーハの裏面研削、ダイボンディングの順である。すなわち、ウェーハを個々のチップに分離するのは、研削によって行う。よって、ウェーハの裏面を研削して薄厚化した状態での搬送や処理工程がないので、ウェーハの破損を防止できる。シートは一枚で済むので材料費の低減と製造工程の削減が図れ、低コスト化できる。外力を加えてウェーハを分割する必要がないのでチッピングを抑制できる。また、ウェーハの裏面側を、切削によって除去して個々のチップに分離するので、ウェーハの裏面側に発生するチッピングを抑制でき、抗折応力の低下を抑制できる。

【0040】請求項13に記載したように、溝の深さを完成時のチップの厚さよりも少なくとも5 $\mu$ m深くすれば、ウェーハの裏面を研削及び研磨して個々のチップに分離する際、ダイシングによって形成された切断面と研削及び研磨によって形成された研磨面とが交わる部分にチッピングが発生しても、この領域を研削及び研磨によって除去できる。

【0041】請求項14に記載したように、スルーフィード研削またはクリープフィード研削によって、ウェーハを個々のチップに分離すると同時に、チップ厚を完成時の厚さに設定できる。

【0042】請求項15に記載したように、粘着性のシートとしては、粘着材付きテープまたは熱圧着シートを



用いることができる。

【0043】請求項16に記載したように、外囲器に封止する際には、通常の樹脂パッケージやセラミックパッケージに封止しても良く、請求項17に記載したようにLOC (Lead On Chip) パッケージに封止しても良い。

【0044】請求項18に記載したように、チップの主表面とリードとの間に、ウェーハの裏面の研削及び研磨工程で発生するシリコン屑よりも厚い接着テープを介在させれば、シリコン屑による不良を防止できる。

【0045】

【発明の実施の形態】以下、この発明の実施の形態について図面を参照して説明する。図1ないし図6はそれぞれ、この発明の第1の実施の形態に係るウェーハの分割方法及び半導体装置の製造方法について説明するためのもので、図1はダイシングラインに沿ってウェーハに溝を形成する工程、図2(a), (b)はウェーハに表面保護テープを貼り付ける工程、図3はウェーハ裏面の研削及び研磨工程(分割工程)、図4は分離したチップをピックアップする工程、図5はダイボンディング工程及び図6は外囲器に封止する工程をそれぞれ示している。

【0046】図1ないし図6において、21は各種の半導体素子が形成されたウェーハ、21'はパターン形成面(ウェーハ21の主表面)、22はダイシングラインに沿って形成された溝、23はダイシング用チャックテーブル、24はダイシング用ブレード、25はフラットリング、26はパターン形成面の表面保護テープ(粘着性のシート)、27は裏面研削用チャックテーブル、28は裏面研削用砥石、29は切断分離後のチップ、30はピックアップニードル、31はリードフレームのアイランド(ベッド)、32は導電性ペースト等のダイボンディング用接着剤、33は樹脂パッケージまたはセラミックパッケージ(外囲器)、34はリードフレーム、及び35はボンディングワイヤである。

【0047】先ず、図1に示す如く、各種の半導体素子が形成されたウェーハ21をパターン形成面側を上にして、ダイシング装置のチャックテーブル23にバキュームその他の方法で吸着して固定する。そして、ダイシング用ブレード24を任意の回転数で回転させ、切削水を掛けながら所定の深さまで溝22を切り込む。この溝22の深さは、完成時のチップの厚さよりも少なくとも5 $\mu$ m深くする。その後、ウェーハ21の洗浄と乾燥処理を行う。

【0048】次に、図2(a)に示すようなフラットリング25を表面保護テープ26に貼り付けてこのテープ26の弛みや皺を除去した状態で、図2(b)に示すように前工程で溝22を形成したウェーハ21のパターン形成面21'をテープ26の接着剤側に貼り付けて固定する。

【0049】その後、図3に示すように、上記フラット

リング25と表面保護テープ26とで保持されたウェーハ21を、研削装置のチャックテーブル27にバキューム等の方法で吸着固定する。そして、チャックテーブル27と研削用砥石28を回転させ、砥石28を降下させながらウェーハ21の裏面を削る。一般にこの研削方法はインフィード研削と呼ばれるものであるが、別の方法としてスルーフィード研削またはクリープフィード研削と呼ばれ、ウェーハ21と砥石28を回転させながら削る方法を用いても良い。上記ウェーハ21の裏面を、溝に達するまで削ると、ウェーハ21は個々のチップ29に分割される。この発明では、ウェーハ21が個々のチップ29に分割された後も研削及び研磨を続け、少なくとも5 $\mu$ m以上研削及び研磨する。これによって、ダイシングによって形成された面と研削及び研磨によって形成された面とが交わる部分にチッピングが発生しても、この領域を研削及び研磨によって除去できる。研削及び研磨する量を増加させれば、より大きなチッピングを除去できるが、この研削及び研磨量はウェーハ21の厚さや完成時のチップ29の厚さ等必要に応じて設定すればよい。

【0050】次に、図4に示すように、ウェーハ21の切断分離を終えて分割された個々のチップ29が接着固定されているフラットリング25をダイボンディング装置に設置し、このダイボンディング装置のピックアップニードル30を用いて表面保護テープ26越しにパターン形成面22に下方に圧力を加える。これによって、ピックアップニードル30は、テープ26を貫通することなくチップ29のパターン形成面を押圧し、チップ29がテープ26から剥離される。上記ピックアップニードル30は、先端曲率半径が0.35mm以上であれば18Nの力が掛かっても(15mm×15mmチップの場合)、チップ29中に形成されたアルミ配線等にダメージが発生しないことを本発明者等は実験により確認している。よって、チップ29の主表面側から表面保護テープ26を介してピックアップニードル30(金属製のピン)で押し剥がしても、先端曲率半径を最適化することによりピックアップニードル30がテープ26を破ることはなく、特に問題は発生しない。

【0051】なお、本実施の形態では、チップ29をテープ26から剥離する際に、チップ29を押し下げる構成となっているが、押し上げて剥離するように構成しても良く、一般的には後者の方法が多用されている。

【0052】テープ26から剥離されたチップ29は、ダイボンディング装置のコレットと呼ばれるツールで吸着保持し、図5に示すようにリードフレームのアイランド31にマウントする。この際、リードフレームのアイランド31に予め接着固定用の導電性ペースト32を塗布しておき、その上にチップ29をダイボンディングする。金-シリコンの共晶を利用してマウントしたり、ウェーハの裏面に金属の薄膜を蒸着し、半田を用いてマウ

ントすることもできる。

【0053】その後、ワイヤボンディングを行ってチップ29の各パッドとリードフレーム34のインナーリード部とをボンディングワイヤ35で電氣的に接続する。そして、チップ29、アイランド31及びリードフレーム34のインナーリード部を樹脂パッケージ33、またはセラミックパッケージに封止し、リードフォーミングを行って図6に示すような半導体装置を完成する。

【0054】図7(a)、(b)はそれぞれ、ウェーハを個々のチップに分離した時の研削面の拡大図である。(a)図は従来の分割方法及び製造方法を用いた場合を示し、フルカットによってダイシングした時の研削面側の拡大図である。図示する如く、ダイシング部に多数のチッピングが発生している。(b)図はこの発明の分割方法及び製造方法を用いた場合を示すもので、(a)図に比べてシャープな切断面であり、チッピングは大幅に減少している。

【0055】図8は、この発明の第2の実施の形態に係る半導体装置の製造方法について説明するためのもので、LOC(Lead On Chip)パッケージに適用したものである。LOCパッケージの場合には、図4に示したピックアップ工程の後、次のような工程で封止する。まず、チップ29上に接着テープ36を介在させてリード37の一端を接着する。その後、ワイヤボン

ディングを行ってチップ29の各パッドとリード37とをボンディングワイヤ35で接続する。そして、樹脂パッケージ33またはセラミックパッケージに封止することにより、図8に示したような半導体装置が完成する。

【0056】この際、チップ29上にシリコン屑が存在すると、リード37の接着やワイヤボンディング時の荷重により、シリコン屑がチップ29表面の保護膜を破り、アルミ配線の段線やショート等の不良を起こす危険がある。そこで、上記接着テープ36の厚さを上記シリコン屑よりも厚くすることにより、上述したような不良の発生を抑制できる。

【0057】上記のようなウェーハの分割方法及び半導体装置の製造方法によれば、下記(1)～(6)に示すような効果が得られる。

【0058】(1)ウェーハの薄厚化時のウェーハ破損による不良率の低減化が図れる。

【0059】下表1は、直径が6インチのウェーハを個々のチップに分割した場合のチップ厚(溝の深さと実質的に等しいか、あるいは少し薄い)と破損率(ppm: parts per million)との関係を示している。

【0060】

【表1】

チップ厚(μm) (⇒溝の深さ)	450	350	290	200	100
従 来 (ppm)	180	250	600	1000	5000
本発明 (ppm)	20	20	0	0	0

【0061】表1に示す如く、従来はチップ厚が薄くなると破損率が高くなったが、この発明では最終的なチップ厚が薄くなるほど破損率が低くなる。これは、チップ厚を薄くする場合には溝を浅くすることができるので、溝の下に残存するウェーハ厚が厚くなることに依るものである。直径が6インチのウェーハの場合には、ウェーハの厚さは通常600～650μmである。従来の分割方法及び製造方法では、例えば100μmの厚さのチップを形成しようとする、ウェーハを予め100μmの厚さに研削及び研磨し、図17ないし図19に示した処理を行う。これに対し、この発明の方法では、100μmの溝を形成した後(溝の下には500～550μmのウェーハが残存されている)、研削及び研磨して個々のチップに分割するので破損率が低くなる。

【0062】(2)搬送時のトラブルがウェーハの口径に左右されない。フラットリング25に粘着性のシート26を貼り付け、これを保持用とする方式のため、チップ厚が薄くなっても、あるいは同じ口径でも切削歪みによるウェーハの反りの影響を受けることなく装置内搬送が可能である。また、チップ厚が薄くなると溝の下に残

存されるウェーハが厚くなるので、この点からも搬送時のウェーハ破損等を低減できる。これにより下表2のような効果が得られる。但し、ウェーハの直径が8インチで、チップの厚さを100μmに仕上げる場合のものである。

【0063】

【表2】

	従 来	本発明
搬送トラブルの減少(ppm)	50000	50
キャリアへの収容率(指数)	1	2

【0064】この表2のデータから明らかなように、この発明はウェーハの大口径化に有効であり、今後展開されるウェーハの12インチ化、または16インチ化への対応が容易になる。

【0065】(3)表面保護テープを一枚しか使用しないため、従来の方法に比して材料費と加工費を60%程度削減でき、製造コストの低減が図れる。

【0066】(4)タルカット方式の場合、シートまで

切り込むため、ブレードの切れ味の低下及びダイシング中のチップの飛散が生ずるため、一般的に80～120 mm/secであるが、この発明の方法では200 mm/secまで可能である。これによって、ダイシングスピードの向上が図れ、10%程度の加工費の低減が図れる。

【0067】(5) ウェーハを分割するために、ダイシングシートまで切り込む必要がなく、且つ裏面研削用の砥石で研削して分割するため、裏面チップングの大きさが従来の15 μm程度から4 μm程度へと小さくなり、抗折強度が従来の方法では520 MPaであったものが、600 MPaまで向上する。

【0068】図9は、従来の方法とこの発明の方法による抗折強度分布を比較して示しており、各抗折強度(200 MPa～1000 MPa)におけるチップングの発生確率(%)を示している。この図9から明らかなように、この発明の分離方法では従来の分離方法に比して同一の抗折強度であればチップングの発生確率が下がっており、高い抗折強度側にシフトしている。従来の方法による抗折強度の平均値は約520 MPaであり、この発明の方法による抗折強度の平均値は約600 MPaである。

【0069】(6) ウェーハを分割するために、ダイシングシートまで切り込む必要がないため、ダイシングブレードの摩耗を低減でき、ダイシングブレードの寿命を向上できる。例えば、ダイシングシートまで切り込む方式を採用した場合には、通常10000～20000ライン(6インチウェーハの場合)の寿命であるが、この発明の方法では80000ライン以上にまで寿命を延ばすことが期待できる。

【0070】図10(a)～(e)はそれぞれ、この発明の第3の実施の形態に係る半導体装置の製造方法について説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示している。まず、第1の実施の形態と同様に、図1ないし図3に示した工程に従ってウェーハ21を個々のチップ29に分割する。次に、分割された個々のチップ29が接着固定されているフラットリング25を研削装置のチャックテーブル27から取り外し、図10(a)に示すようにチップ29のピックアップを行う。この際、チップ29を下方からピックアップニードルで突き上げて表面保護テープ26から剥離し、コレット38で裏面を吸着する。このコレット38はチップ反転機構を有しており、図10(b)に示す如く、下向きの吸着部が上向きになるように180°回転する。この状態で、チップ空中受け渡し機構を用いて、図10(c)に示すように別のコレット39に持ち替える。これによって、チップ29の表裏が反転して主表面(パターン形成面)が上向きとなる。その後、図10(d)に示すようにディスベンサ40を用いてリードフレーム34のアイランド31に導電性ペースト41を塗布し、図10(e)に示すように上記コレット39で保持しているチップ29を上記リードフレーム34のアイランド31上に移動させてダイボンディングする。

【0071】図11(a)～(c)はそれぞれ、この発明の第4の実施の形態に係る半導体装置の製造方法について説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示している。まず、第1の実施の形態と同様に、図1ないし図3に示した工程に従ってウェーハ21を個々のチップ29に分割する。次に、分割された個々のチップ29が接着固定されているフラットリング25を研削装置のチャックテーブル27から取り外し、各チップ29を図11(a)に示すように表面保護テープ42にフラットリング43を張り付けたテープ表面に張り替える。これによって、チップ29の表裏が反転して主表面が上向きとなる。次に、図11(b)に示すようにディスベンサ40を用いてリードフレーム34のアイランド31に導電性ペースト41を塗布する。その後、図11(c)に示すようにピックアップニードルを用いた従来と同様なピックアップ、すなわち、表面保護テープ42越しに下方からパターン形成面に圧力を加えることによって、チップ29のパターン形成面を押圧し、チップ29を表面保護テープ42から剥離する。そして、コレット44でピックアップしたチップ29を上記導電性ペースト41を塗布したリードフレーム34のアイランド31上に移動させてダイボンディングする。

【0072】図12(a)～(c)はそれぞれ、この発明の第5の実施の形態に係る半導体装置の製造方法について説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示している。まず、第1の実施の形態と同様に、図1ないし図3に示した工程に従ってウェーハ21を個々のチップ29に分割する。次に、分割された個々のチップ29が接着固定されているフラットリング25を研削装置のチャックテーブル27から取り外し、各チップ29をボラスチャックテーブル45に移し替える。これによって、チップ29の表裏が反転して主表面が上向きとなる。次に、図12(b)に示すようにディスベンサ40を用いてリードフレーム34のアイランド31に導電性ペースト41を塗布する。その後、図12(c)に示すようにチップ29をボラスチャックテーブル45からピックアップする。そして、上記ピックアップしたチップ29を上記リードフレーム34のアイランド31上に移動させてダイボンディングする。

【0073】よって、上記第5の実施の形態では、突き上げピンを用いることなくチップ29のピックアップが可能となる。

【0074】図13(a)～(e)はそれぞれ、この発明の第6の実施の形態に係る半導体装置の製造方法につ

いて説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示している。まず、第1の実施の形態と同様に、図1ないし図3に示した工程に従ってウェーハ21を個々のチップ29に分割する。次に、分割された個々のチップ29が接着固定されているフラットリング25を研削装置のチャックテーブル27から取り外し、図13(a)に示すようにコレット38を用いて各チップ29のピックアップを行う。ピックアップは、チップ29を下方からピックアップニードルで突き上げて表面保護テープ26から剥離し、コレット38で吸着して行う。このコレット38はチップ反転機構を有しており、図13(b)に示す如く、下向きの吸着部が上向きとなるように180°回転する。この状態で、チップ空中受け渡し機構を用いて別のコレット39に持ち替える。次に、コレット39を移動させ、図13(c)に示すように各チップ29を表面保護テープ46にフラットリング47を張り付けたテープ表面に張り替える。これによって、各チップ29の表裏が反転して主表面(パターン形成面)が上向きとなる。次に、図13(d)に示すように、ディスペンサ40を用いてリードフレーム34のアイランド31に導電性ペースト41を塗布する。その後、図13(e)に示すようにピックアップニードルを用いた従来と同様なピックアップ、すなわち、表面保護テープ越しにチップ裏面に圧力を加えることによって、チップ裏面を押圧し、チップ29を表面保護テープから剥離する。そして、上記コレット39で保持しているチップ29を上記リードフレーム34のアイランド31上に移動させてダイボンディングする。

【0075】上記マウント方法は、各チップ29をフラットリング47の表面保護テープ46に張り付けた状態で離れた位置にある製造装置、別の部屋や別の工場等に容易に輸送でき、種々の製造装置や製造方法に柔軟に対応できる。

【0076】図14(a)～(e)はそれぞれ、この発明の第7の実施の形態に係る半導体装置の製造方法について説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示している。まず、第1の実施の形態と同様に、図1ないし図3に示した工程に従ってウェーハ21を個々のチップ29に分割する。次に、分割された個々のチップ29が接着固定されているフラットリング25を研削装置のチャックテーブル27から取り外し、図14(a)に示すようにチップ29のピックアップを行う。この際、チップ29を下方からピックアップニードルで突き上げて表面保護テープ26から剥離し、コレット38で吸着する。このコレット38はチップ反転機構を有しており、図14(b)に示すように吸着部が下向きから上向きに180°回転する。この状態で、チップ空中受け渡し機構を用いて別のコレット39に持ち替える。次に、図14(c)に示す

ように、各チップ29をチップトレイ48に収容する。チップトレイ48にはチップ29の主表面(パターン形成面)が上向きに収容される。次に、図14(d)に示すようにディスペンサ40を用いてリードフレーム34のアイランド31に導電性ペースト41を塗布する。その後、図14(e)に示すようにコレット39でチップトレイ48から各チップ29を吸着し、上記コレット39で保持しているチップ29をリードフレーム34のアイランド31上に移動させてダイボンディングする。

【0077】上記マウント方法では、上記第6の実施の形態と同様に、各チップ29をチップトレイ48に収容した状態で離れた位置にある製造装置、別の部屋や別の工場等に容易に輸送でき、種々の製造装置や製造方法に柔軟に対応できる。

【0078】図15(a)～(d)はそれぞれ、この発明の第8の実施の形態に係る半導体装置の製造方法について説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示している。まず、第1の実施の形態と同様に、図1ないし図3に示した工程に従ってウェーハ21を個々のチップ29に分割する。次に、分割された個々のチップ29が接着固定されているフラットリング25を研削装置のチャックテーブル27から取り外し、図15(a)に示すようにチップ29のピックアップを行う。ピックアップは、チップ29を下方からピックアップニードルで突き上げて表面保護テープ26から剥離し、コレット38で吸着して行う。この状態で、図15(b)に示すようにチップ29を加工ステージ49上に搬送して載置する。次に、図15(c)に示すように、ディスペンサ40を用いてリードフレーム34のアイランド31に導電性ペースト41を塗布する。この際、リードフレーム34のチップ搭載面を下方に向け、下方からディスペンサ40で導電性ペースト41をリードフレーム34の下面側に塗布する。そして、図15(d)に示すように上記加工ステージ49上に載置されているチップ29を上記リードフレーム34にダイボンディングする。

【0079】このようなマウント方法では、チップ29の表裏を反転する必要がないので、コレット38にはチップ反転機構は不要であり、構造を簡単化できる。また、ピックアップしたチップを別の表面保護テープに張り替えたり、チップトレイに移し替えたりする必要もない。

【0080】図16(a)、(b)はそれぞれ、この発明の第9の実施の形態に係る半導体装置の製造方法について説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示している。まず、第1の実施の形態と同様に、図1ないし図3に示した工程に従ってウェーハ21を個々のチップ29に分割する。次に、分割された個々のチップ29が接着固定されているフラットリング25を研削装置のチャックテー

ル27から取り外し、図16(a)に示すように各チップ29の裏面に導電性ペースト41を塗布する。そして、図16(b)に示すように上記フラットリング25上にリードフレーム34を配置し、チップ29を下方からピックアップニードルで突き上げて表面保護テープ26から剥離し、リードフレーム34のアイランド31にダイボンディングする。

【0081】なお、この発明は上述した第1ないし第9の実施の形態に限定されるものではなく、要旨を逸脱しない範囲で種々変形して実施可能である。例えば、第1の実施態様では、溝の形成時にウェーハ21をダイシング用チャックテーブル23に固着したが、従来の方法と同様にフラットリングを粘着性のシートに貼り付けた状態で、ウェーハをダイシング用チャックテーブルに固定するようにしても良い。あるいは、平板にウェーハを固定したり、平板に粘着性のシートを用いてウェーハを固着した状態で溝を形成しても良い。

【0082】また、図3に示した研削及び研磨工程において、リングフレームを用いる場合を例にとりて説明したが、リングフレームを使用せずに保持部材のみで溝を形成したウェーハを保持して研削及び研磨することも可能である。保持部材としては粘着材付きテープ、ワックス、吸着パッド、熱圧着シート、粘着材を塗布した基板、及び半導体素子上に塗布したレジスト等、あるいはこれらを組み合わせた材料を用いることができる。

【0083】更に、ウェーハ21のパターン形成面21'を粘着性のシート（表面保護テープ26）に貼り付けるようにしたが、ウェーハ21のパターン形成面21'と粘着性のシートとの間に極薄のフィルムを介在させても良い。極薄のフィルムを介在させるには、例えば、ウェーハのパターン形成面にシリテクトーIIと呼ばれる液体をスプレーで吹き付けて被膜を形成した後、粘着性のシートを貼り付ければ良い。平板上に両面あるいは片面の粘着テープを貼り付け、その上にウェーハを固着するようにしても良い。

【0084】更に、チップを表面保護テープから剥離するためにピックアップニードルを用いたが、ピックアップニードルの代わりにチップ裏面をバキュームで吸着し、表面保護テープから剥離するようにしても良い。

【0085】

【発明の効果】以上説明したように、この発明によれば、薄厚研削時や搬送時のウェーハの割れを抑制できるウェーハの分割方法及び半導体装置の製造方法が得られる。また、製造工程とコストの削減が図れるウェーハの分割方法及び半導体装置の製造方法が得られる。更に、ウェーハの裏面側のチップングを小さくでき、チップの抗折応力の低下を抑制できるウェーハの分割方法及び半導体装置の製造方法が得られる。更に、ダイシングブレードの摩耗量の低減やダイシングブレードの寿命の向上等の効果も得られる。

【図面の簡単な説明】

【図1】この発明の第1の実施の形態に係る半導体装置の製造方法について説明するためのもので、ダイシングラインに沿ってウェーハに溝を形成する工程を示す図。

【図2】この発明の第1の実施の形態に係る半導体装置の製造方法について説明するためのもので、ウェーハに表面保護テープを貼り付ける工程を示す図。

【図3】この発明の第1の実施の形態に係る半導体装置の製造方法について説明するためのもので、ウェーハ裏面の研削及び研磨工程（分割工程）を示す図。

【図4】この発明の第1の実施の形態に係る半導体装置の製造方法について説明するためのもので、分離したチップをピックアップする工程を示す図。

【図5】この発明の第1の実施の形態に係る半導体装置の製造方法について説明するためのもので、ダイボンディング工程を示す図。

【図6】この発明の第1の実施の形態に係る半導体装置の製造方法について説明するためのもので、外囲器に封止する工程を示す図。

【図7】従来とこの発明の方法でウェーハを個々のチップに分離した時の研削面の拡大図。

【図8】この発明の第2の実施の形態に係る半導体装置の製造方法について説明するためのもので、この発明をLOCパッケージに適用した時の半導体装置の断面図。

【図9】従来とこの発明の方法による抗折強度分布を比較して示す図。

【図10】この発明の第3の実施の形態に係る半導体装置の製造方法について説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示す図。

【図11】この発明の第4の実施の形態に係る半導体装置の製造方法について説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示す図。

【図12】この発明の第5の実施の形態に係る半導体装置の製造方法について説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示す図。

【図13】この発明の第6の実施の形態に係る半導体装置の製造方法について説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示す図。

【図14】この発明の第7の実施の形態に係る半導体装置の製造方法について説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示す図。

【図15】この発明の第8の実施の形態に係る半導体装置の製造方法について説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示す図。

【図16】この発明の第9の実施の形態に係る半導体装置の製造方法について説明するためのもので、分割されたチップをリードフレームにマウントする工程を順次示す図。

【図17】従来の半導体装置の製造方法について説明するためのもので、ウェーハの表面保護テープを貼り付ける工程を示す図。

【図18】従来の半導体装置の製造方法について説明するためのもので、ウェーハの裏面の研削及び研磨工程を示す図。

【図19】従来の半導体装置の製造方法について説明するためのもので、表面保護テープを剥がす工程を示す図。

【図20】従来の半導体装置の製造方法について説明するためのもので、ウェーハを固定用シートに固着する工程を示す図。

【図21】従来の半導体装置の製造方法について説明するためのもので、ウェーハのダイシング工程を示す図。

【図22】従来の半導体装置の製造方法について説明す

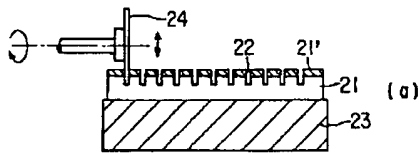
るためのもので、分離したチップをピックアップする工程を示す図。

【図23】従来の半導体装置の製造方法について説明するためのもので、ダイボンディング工程を示す図。

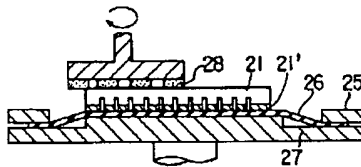
【符号の説明】

21…ウェーハ、21'…パターン形成面、22…溝、23…ダイシング用チャックテーブル、24…ダイシング用ブレード、25…フラットリング、26…表面保護テープ（粘着性のシート）、27…裏面研削用チャックテーブル、28…裏面研削用砥石、29…チップ、30…ピックアップニードル、31…アイランド、32…ダイボンディング用接着剤、33…樹脂パッケージまたはセラミックパッケージ（外囲器）、34…リードフレーム、35…ボンディングワイヤ、36…接着テープ、37…リード、38、39…コレット、40…ディスペンサ、41…導電性ペースト、44…コレット、45…ボラスチャックテーブル、46…表面保護テープ、47…フラットリング、48…チップトレイ、49…加工ステージ。

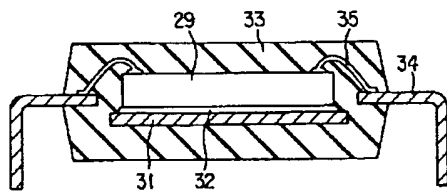
【図1】



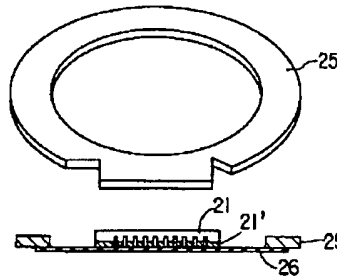
【図3】



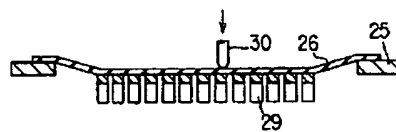
【図6】



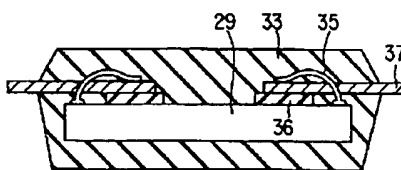
【図2】



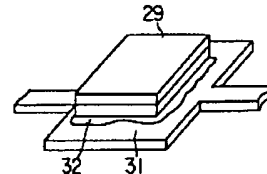
【図4】



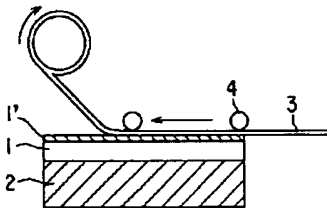
【図8】



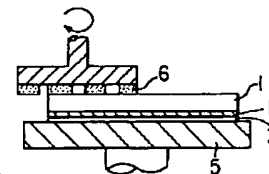
【図5】



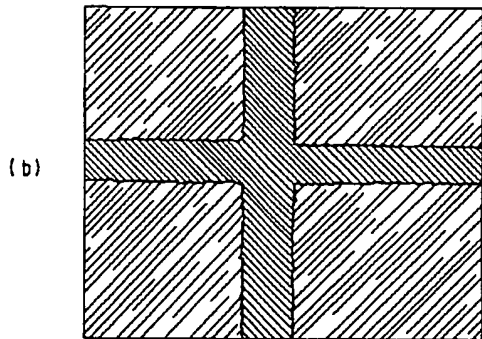
【図17】



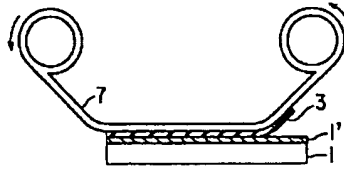
【図18】



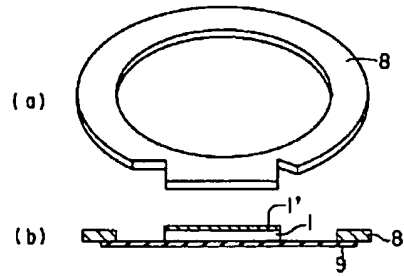
【図7】



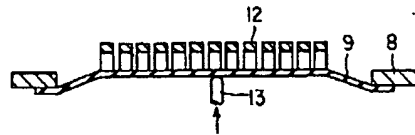
【図19】



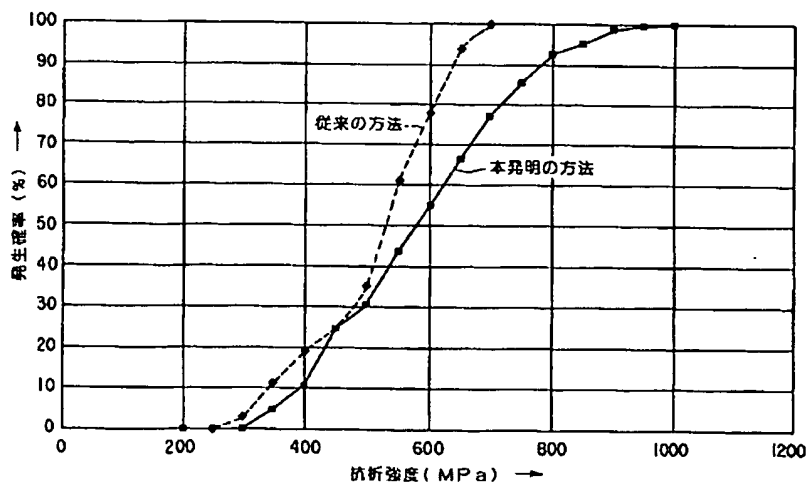
【図20】



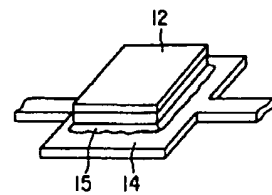
【図22】



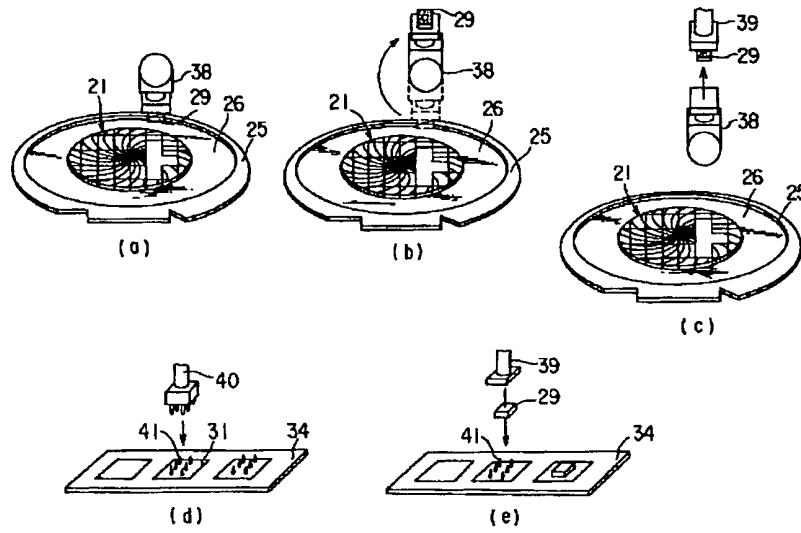
【図9】



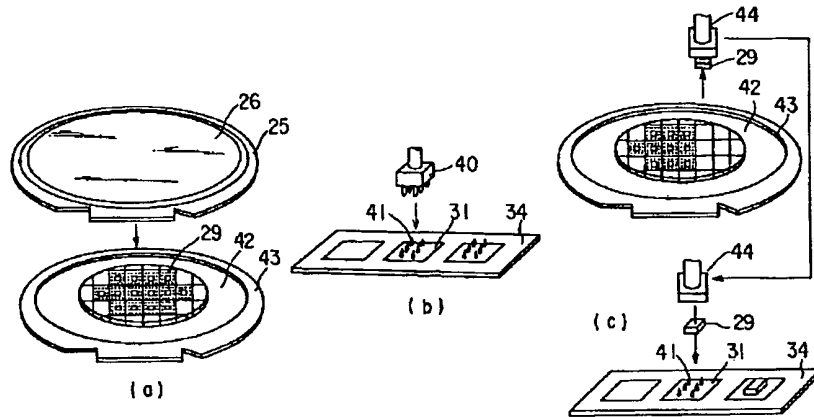
【図23】



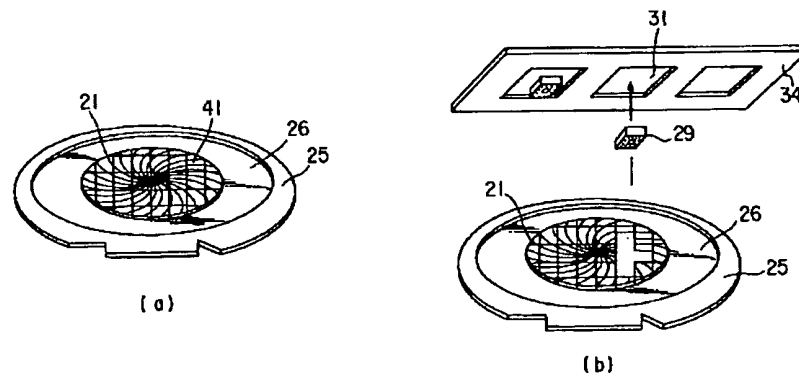
【図10】



【図11】

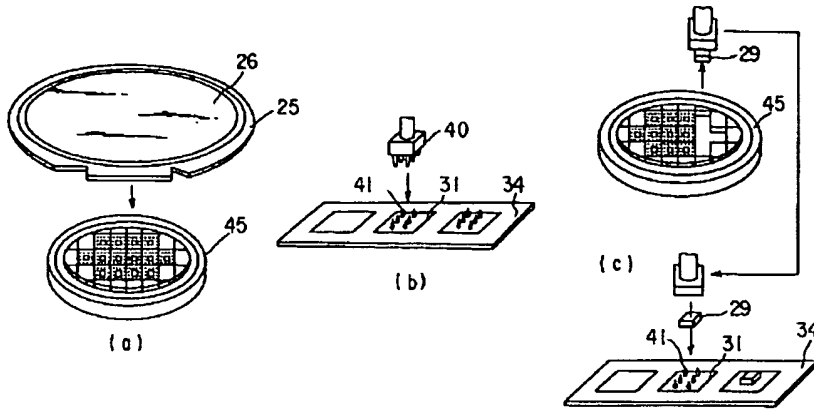


【図16】

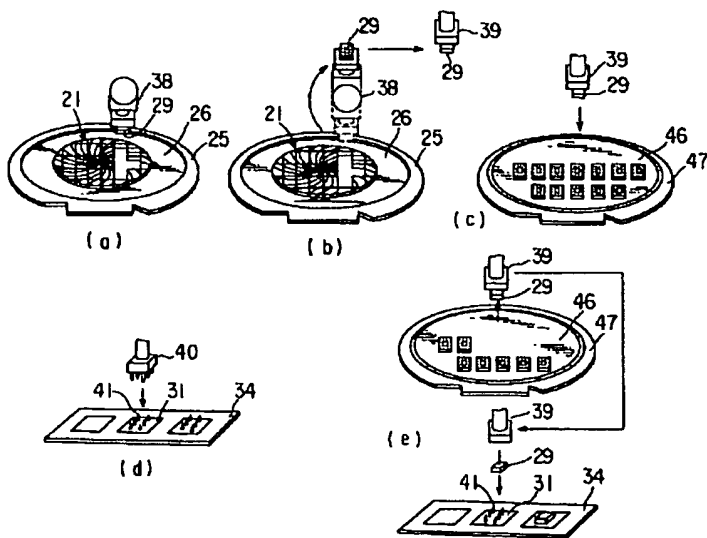




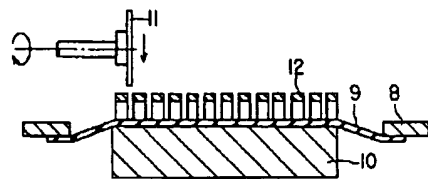
【圖 12】



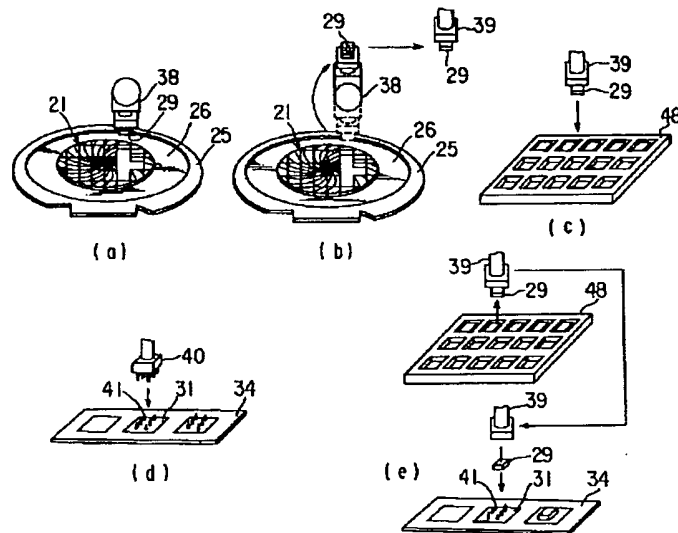
【圖 13】



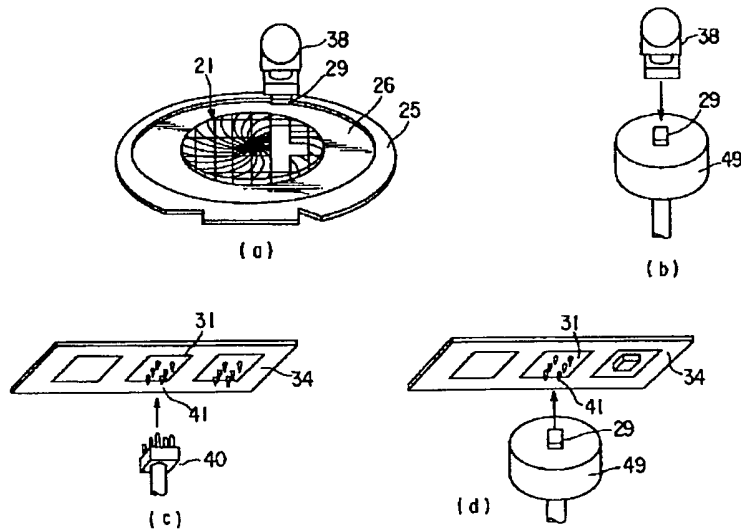
【圖 21】



【図14】



【図15】



フロントページの続き

(72)発明者 徳淵 圭介  
神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝多摩川工場内

(72)発明者 佐々木 栄夫  
神奈川県川崎市幸区小向東芝町1番地 株  
式会社東芝多摩川工場内